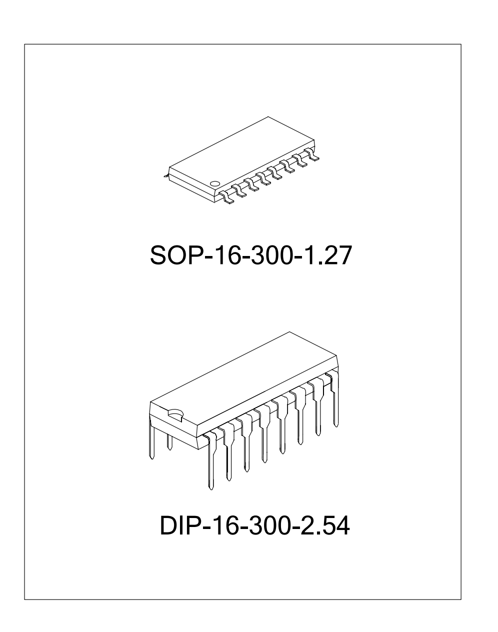
8位恒流LED驱动器

描述

SD16730是一款专用于LED显示的恒流驱动器。其中，恒定电流值可以根据外部电阻值确定。此电路包括一个8位移位寄存器，锁存器，恒流驱动器，采用BICOMS工艺。在输出级，有8个恒流源，通过双极器件，提供一个2-80mA的恒定电流，用于驱动LED。



主要特点

* 输出电流可通过外部电阻调节
* 串行数据输入/输出
* 8位恒流输出通道
* 输出电流：2-80mA
* 20MHz时钟频率
* 电流精确度 (所有输出导通时)

电流精确度		输出电流
位之间	电路之间	
<±3%	<±6%	10 ~ 60 mA

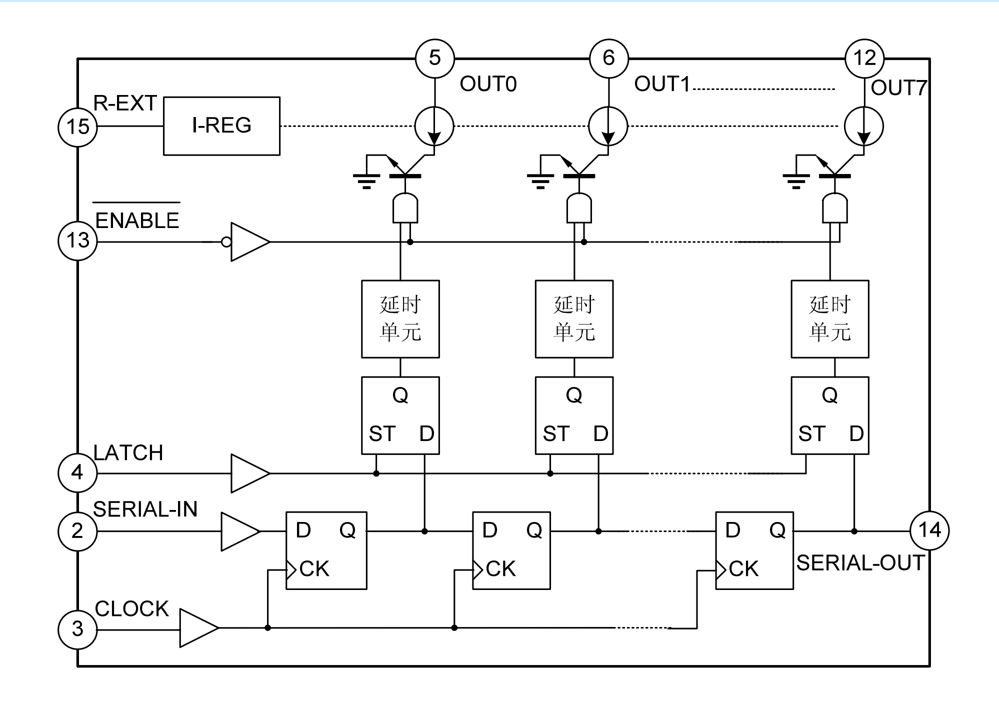
应用

* LED护栏管

产品规格分类

产品型号	封 装 形 式	打印名称
SD16730	DIP-16-300-2.54	SD16730
SD16730S	SOP-16-300-1.27	SD16730S

内部框图



极限参数 (Tamb=25°C)

参　　数	符 号	参 数 范 围	单 位
工作电压	VDD	6	V
输入电压	VIN	-0.2~VDD-0.2	V
输出电流	IOUT	90	mA/ch
输出电压	VOUT	-0.2~ 17	V
功耗	PD1	1.25	W
贮存温度	Tstg	-55~+150	°C
工作温度	Topr	-40 ~ 85	°C

推荐工作条件

参　　数	符 号	测 试 条 件	最小值	典型值	最大值	单位
工作电压	VDD	-	3.0	-	5.5	V
输出电压	VOUT	-	-	0.7	4.0	V
输出电流	IOUT	-	2	-	80	mA/ch
	IOH	SERIAL-OUT	-	-	1	mA
	IOL	SERIAL-OUT	-	-	-1	mA
输入电压	VIH	-	0.74VDD	-	VDD+ 0.15	V

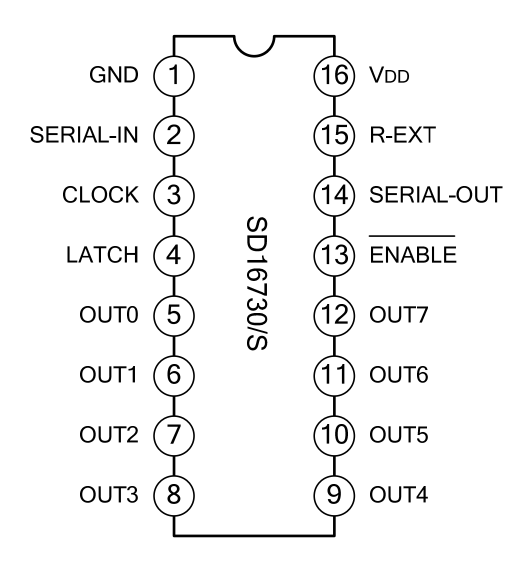
参　数	符　号	测 试 条 件	最小值	典型值	最大值	单位
输入电压	VIL	-	-0.15	-	0.26VDD	V
时钟频率	Fclk	级联	-	-	20	MHz
LATCH设置时间	TSU(L)	-	50	-	-	nS
LATCH保持时间	Th(L)		50	-	-	nS
CLOCK脉冲宽度	tCLK		25	-	-	nS
ENABLE脉冲宽度	tENA	Upper IOUT = 20 mA	175	-	-	nS
		Lower IOUT = 20 mA	130	-	-	nS
CLOCK设置时间	Tsu(C)	-	10	-	-	nS
CLOCK保持时间	Th(C)	-	10	-	-	nS

电气参数（除非特别指定，Tamb=25°C，VDD=3.0V-5.5V）

参　数	符　号	测 试 条 件		最小值	典型值	最大值	单位
工作电压	VDD	-		3.0	-	5.5	V
输出电流	IOUT1	VDD=3.3V VOUT=0.4V	REXT=490Ω	31.96	36.20	40.54	mA
	IOUT2	VDD=5.0V VOUT=0.4V		31.59	35.90	40.02	mA
	IOUT3	VDD=3.3V VOUT=0.7V	REXT=250Ω	63.63	72.30	80.97	mA
	IOUT4	VDD=5.0V VOUT=0.7V		62.75	71.30	79.95	mA
输出漏电流	Iok	VOUT=15.0V		-	-	1	uA
输出电流（位对位）	△IOUT1	VOUT>0.4V	REXT=490Ω	-	±1	±3	%
	△IOUT2	VOUT>0.4V	REXT=250Ω				
输出电压（SOUT）	VOH	IOH=-1.0 mA，VDD=3.3 V		3	-	-	V
		IOH=-1.0 mA，VDD=5.0 V		4.7	-	-	V
输出电压（SOUT）	VOL	IOL=1.0 mA，VDD=3.3 V		-	-	0.3	V
		IOL=1.0 mA，VDD=5.0 V		-	-	0.3	V
输出电流调整	%/VDD	VDD：3.0V—5.0V		-	-1	-5	%
下拉电阻	RIN(down)	-		115	230	460	kΩ
上拉电阻	RIN(up)	-		115	230	460	kΩ
工作电流关闭	IOFF	VOUT=15.0V，OPEN		-	0.1	0.5	mA
		VOUT=15.0V，REXT=490Ω		1	3.5	5	mA
		VOUT=15.0V，REXT=250Ω		4	6	9	mA

参　　数	符 号	测 试 条 件	最小值	典型值	最大值	单位
工作电流开启	I_{ON}	V_{OUT}=0.7V，R_{EXT}=490Ω	-	5.5	15	mA
		V_{OUT}=0.7V，R_{EXT}=250Ω	-	10.5	25	mA
	I_{ON}	V_{OUT}=0.7V，T_{amb}=-40°C R_{EXT}=490Ω	-	-	20	mA
		V_{OUT}=0.7V，T_{amb}= -40°C R_{EXT}=250Ω	-	-	40	mA
传输延迟时间（“L” to “H”）	T_{pLH1}	CLK-$\overline{\text{OUTn}}$，LATCH= “H” $\overline{\text{ENABLE}}$ = “L”	-	140	300	ns
	T_{pLH2}	LATCH - $\overline{\text{OUTn}}$ $\overline{\text{ENABLE}}$ = “L”	-	140	300	ns
传输延迟时间（“L” to “H”）	T_{pLH3}	$\overline{\text{ENABLE}}$ - $\overline{\text{OUTn}}$ LATCH = “H”	-	140	300	ns
	T_{pLH4}	CLK－SERIAL OUT	3	6	-	ns
传输延迟时间（“H” to “L”）	T_{pHL1}	CLK-$\overline{\text{OUTn}}$，LATCH = “H” $\overline{\text{ENABLE}}$ = “L”	-	170	340	ns
	T_{pHL2}	LATCH - $\overline{\text{OUTn}}$ $\overline{\text{ENABLE}}$ = “L”	-	170	340	ns
	T_{pHL3}	$\overline{\text{ENABLE}}$ - $\overline{\text{OUTn}}$，LATCH = “H”	-	170	340	ns
	T_{pHL4}	CLK－SERIAL OUT	4	7	-	ns
输出上升时间	tor	-	40	85	150	ns
输出下降时间	tof	-	40	70	150	ns
最大时钟上升时间	tr	-			5	us
最大时钟下降时间	tf	-			5	us

管脚排列图



管脚描述

管脚号	管 脚 名 称	I/O	功 能 描 述
1	GND	--	接地端
2	SERIAL-IN	I	移位寄存器数据输入端口。
3	CLOCK	I	移位寄存器时钟输入端口。
4	LATCH	I	数据选通输入端口。
5～12	$\overline{\text{OUT0}}$～$\overline{\text{OUT7}}$	O	输出端口。
13	$\overline{\text{ENABLE}}$	I	输出使能端输入端口（低电平有效）
14	SERIAL-OUT	O	移位寄存器数据输出端口。
15	R-EXT	I	外部电阻输入端口。
16	VDD	--	电源端。

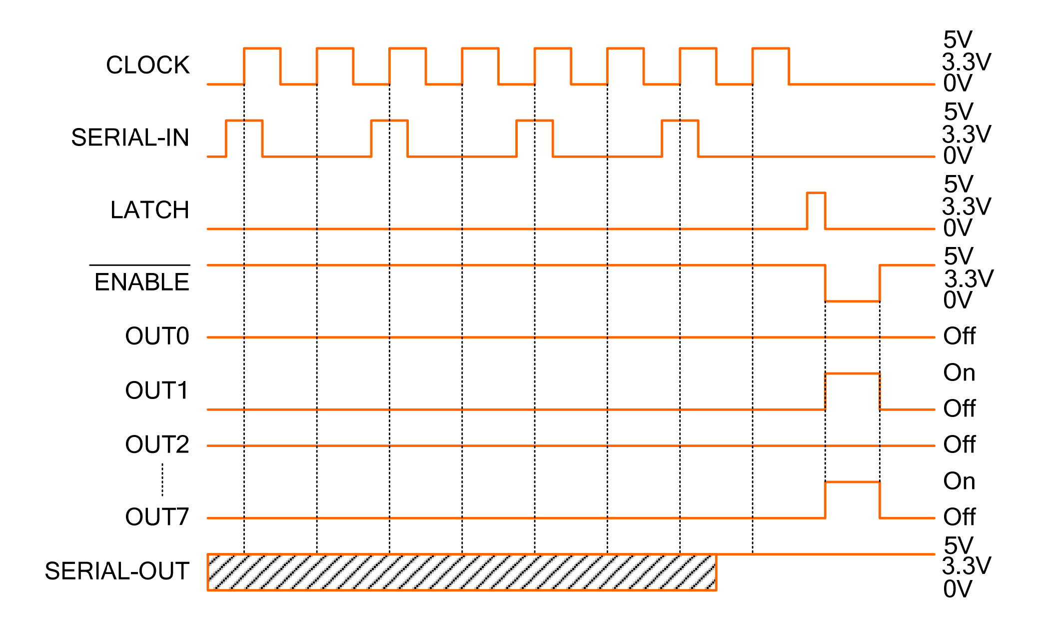
功能描述

在LED显示应用中，SD16730在不同的通道或不同的芯片之间都能保持电流几乎无变化。 在通道之间，最大电流变化不超过±3%，而在芯片之间，电流变化不超过±6%。

此电路只有一个接地管脚，复用作信号脚，电流输出脚和电源地。建议用户在布线时，采用电感最小化的接地布线，以减少输入信号引起的转换噪声和输出电流引起的芯片故障。为了防止由于过冲击引起的驱动器输出损坏，为了防止驱动器输出的受到过冲损坏，建议不要关闭驱动器，并同时扫描三极管。

为了获得很好的恒流输出，需要有一个合适的输出电压。用户可以根据电气特性表得到输出电压的最小值等相关信息。甚至在一样的输出电流条件下，每个部分的最小输出电压也是不同。. 为了避免噪声干扰，电阻应该尽量放置在靠近R-EXT管脚的地方。

时序图



备注：当 LATCH 为低电平时，锁存电路锁存数据。

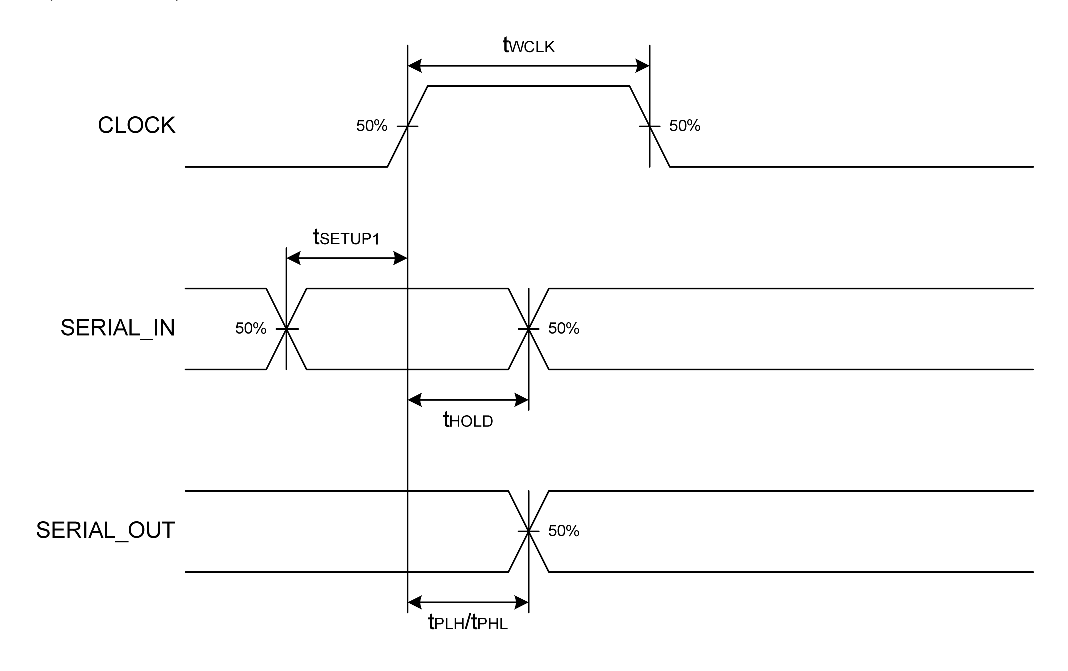
当 LATCH 为高电平时，锁存电路不锁存数据，数据从输入直接传输到输出。

当 $\overline{\text{ENABLE}}$ 为低电平时，输出端对数据高低电平作出响应。

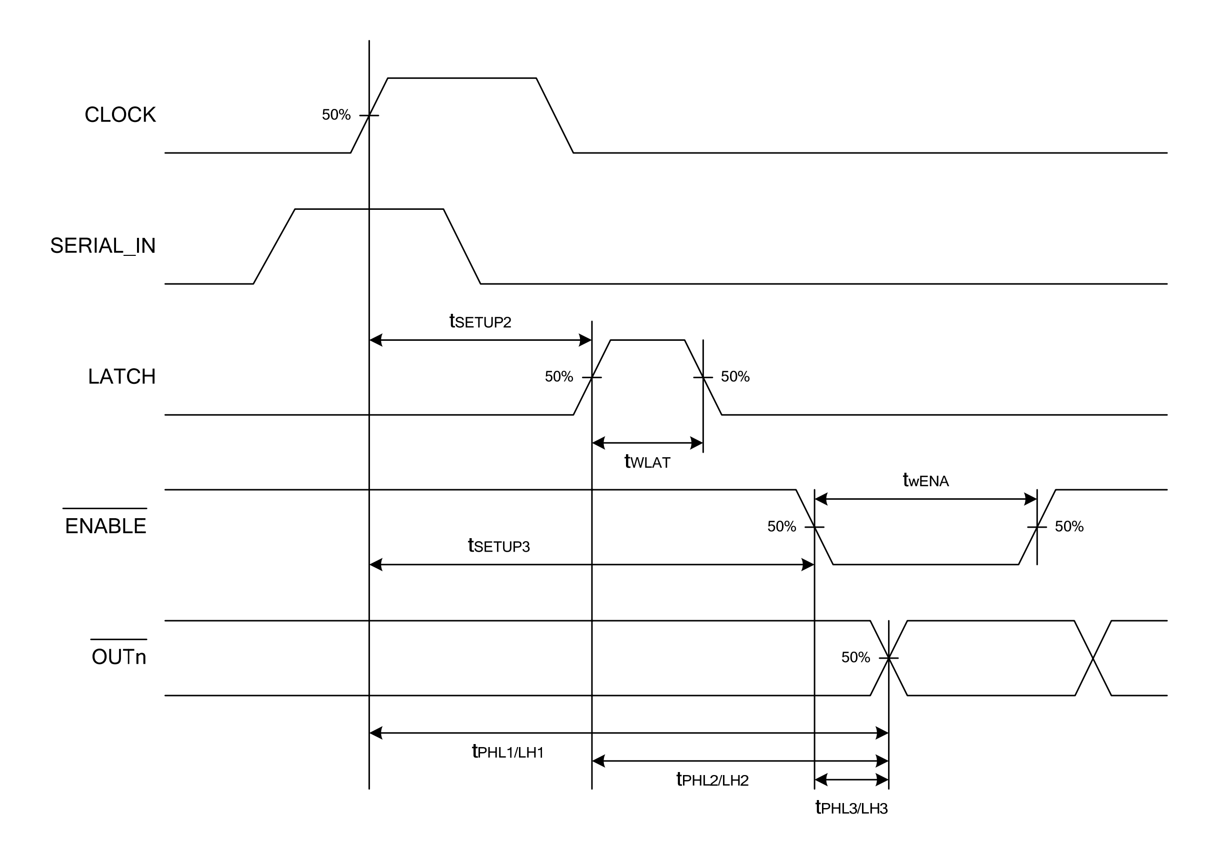
当 $\overline{\text{ENABLE}}$ 为高电平时，输出端关闭。

时序波形

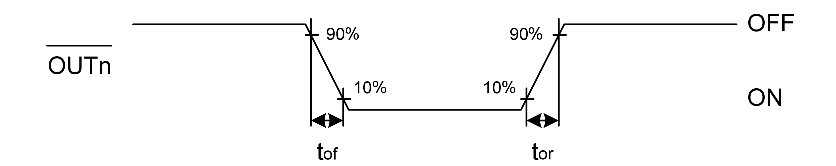
1. Clock, serial-in, serial-out



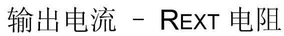
2. Clock, serial-in,LATCH, $\overline{\text{ENABLE}}$, $\overline{\text{OUTn}}$

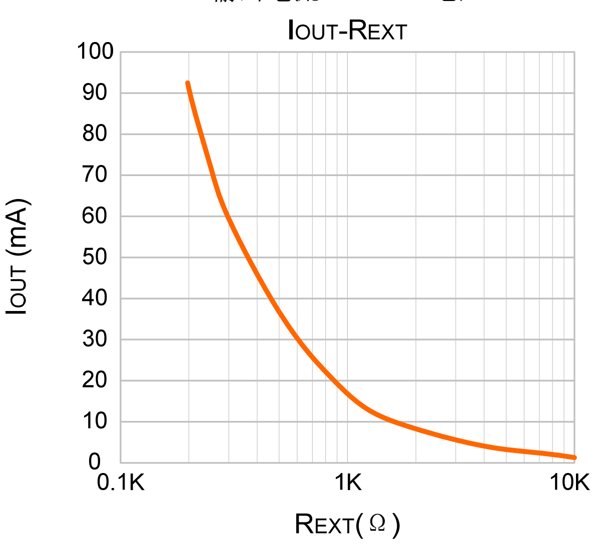


3. $\overline{\text{OUTn}}$



电气特性曲线





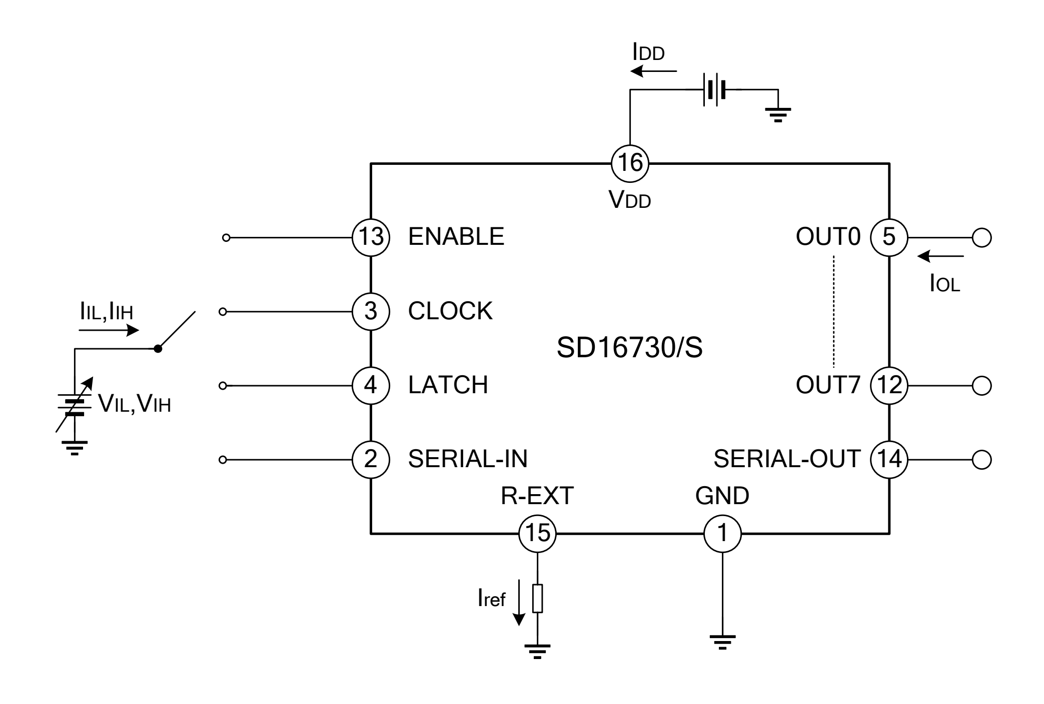
输出电流计算公式如下：

IOUT= (VR-EXT /REXT)×16；VR-EXT=1.185V

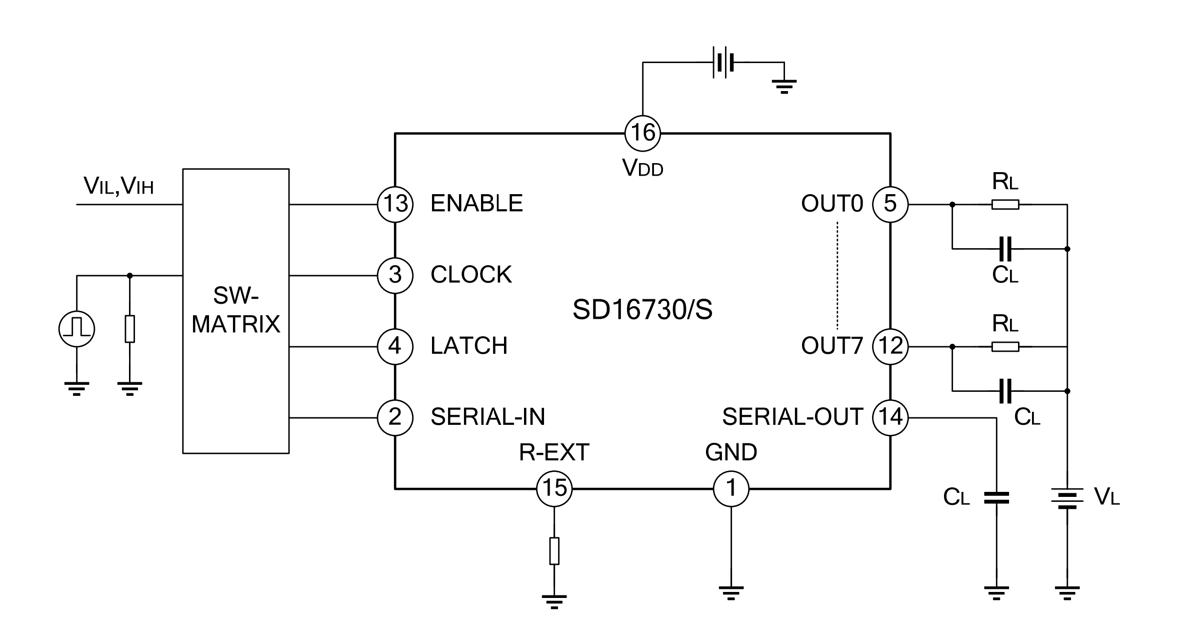
公式中 VR-EXT 为 R-EXT 端电压，REXT 为 R-EXT 端外接电阻阻值。

测试电路图

直流特性



交流特性



典型应用电路图

VDD
SCAN
CPU
ENABLE
CLOCK
LATCH
SERIAL-IN
SD16730/S
OUT0
OUT7
R-EXT
GND
SERIAL-OUT
Vo
Vf
VLED=3~4(V)
+
VCE
-
R
ENABLE
CLOCK
LATCH
SERIAL-IN
SD16730/S
OUT0
OUT7
R-EXT
GND
SERIAL-OUT

注：以上线路及参数仅供参考，实际的应用电路请在进行充分的实测基础上设定参数。

封装外形图

DIP-16-300-2.54 UNIT: mm

2.54

6.35±0.25

1.52

7.62

0.25±0.05

15 degree

19.55±0.30

4.36MAX

0.5MIN

3.00MIN

0.46

1.27MAX

SOP-16-300-1.27 UNIT: mm

0.45

2.25MAX

7.80±0.40

5.30±0.30

7.62

1.27

0.15 +0.05 -0.02

10.15±0.25

8.89



MOS电路操作注意事项：

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电影响而引起的损坏：

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或抗静电材料包装或运输。

注：士兰保留说明书的更改权，恕不另行通知！产品提升永无止境，我公司将竭诚为客户提供更优秀的产品！

附：

修改记录：

日 期	版本号	描　　　　述	页 码
2008.06.23	1.0	原版	
2008.11.16	1.1	修改“推荐工作条件”和“电气参数”	